

THÈSE DE DOCTORAT DE

NANTES UNIVERSITÉ

ÉCOLE DOCTORALE N° 641
*Mathématiques et Sciences et Technologies
de l'Information et de la Communication*
Spécialité : *Informatique*

Par

Rémi GARCIA

Towards optimized multiplierless arithmetic circuits

Thèse présentée et soutenue à Nantes, le « Octobre »

Unité de recherche : LS2N – Laboratoire des Sciences du Numérique de Nantes

Rapporteurs avant soutenance :

Olivier SENTIEYS Professeur des universités – Inria, University of Rennes
Arnaud TISSERAND Directeur de recherche – CNRS, Lab-STICC UMR6285

Composition du Jury :

Président :	Prénom NOM	Fonction et établissement d'exercice (<i>à préciser après la soutenance</i>)
Examineurs :	Oscar GUSTAFSSON	Associate professor – Linköping University
	Olivier SENTIEYS	Professeur des universités – Inria, University of Rennes
	Arnaud TISSERAND	Directeur de recherche – CNRS, Lab-STICC UMR6285
	Lilia ZAOURAR	Chercheur expert CEA – CEA List, Saclay
Dir. de thèse :	Laurent GRANVILLIERS	Professeur des universités – Nantes Université
Co-enc. de thèse :	Anastasia VOLKOVA	Maître de conférences – Nantes Université

Titre : Optimisation pour l'implémentation de circuits arithmétiques sans multiplication

Mot clés : multiplication par constantes, recherche opérationnelle, programmation linéaire en nombres entiers, filtre numérique

Résumé : Des aides auditives à la détection du chant des oiseaux, les appareils électroniques qui effectuent des calculs embarqués sont omniprésents. En général, afin de concevoir des circuits électroniques pour des algorithmes spécifiques à un domaine, les experts de ce domaine doivent également être experts en circuits intégrés. Les outils de synthèse de haut niveau permettent de simplifier la mise en œuvre de cette conception en utilisant des langages de programmation de haut niveau. Cependant, pour obtenir un matériel plus efficace, des générateurs de code peuvent être utilisés pour concevoir des opérateurs arithmétiques spécifiques.

Cette thèse étudie la conception automatique de l'opérateur MCM (Multiple Constant

Multiplication) pour son implémentation sur FPGA (Field-Programmable Gate Array). Pour obtenir une implémentation efficace, des techniques de recherche opérationnelle basées sur la modélisation mathématique ont été explorées, allant de l'optimisation de modèles aux réglages de solveurs. Le coût matériel des opérateurs arithmétique de base, tels que les additions, a également été pris en compte afin d'optimiser en conséquence et obtenir de meilleures performances sur FPGA.

La multiplication par plusieurs constantes est un élément de base des filtres numériques et cette thèse explore la co-conception de filtres numériques avec leur implémentation matérielle.

Title: Towards optimized multiplierless arithmetic circuits

Keywords: multiplierless, multiple constant multiplication, digital filter, operations research, mixed-integer linear programming

Abstract: From hearing-aids to bird voice detection, electronic devices which do embedded computations are everywhere. To design hardware circuits for domain specific algorithms, hardware designers usually need to also be integrated circuits experts. High-level synthesis tools permit to simplify the circuit implementation using high-level programming languages. However, to obtain more efficient hardware, code generators can be used to design specific arithmetic operators.

This thesis studies the automatic design of the Multiple Constant Multiplication (MCM) operator for its implementation on Field-

Programmable Gate Arrays (FPGAs). To *automatically* obtain an efficient implementation of the MCM operator, Operations Research techniques based on mathematical modeling have been explored, ranging from model optimization to solver tweaking. The cost of the implementation of basic operators, such as additions, is considered to optimize the design accordingly and achieve best performance on FPGAs.

Multiplication by multiple constants is a basic building block of digital filters and this thesis explore the co-design of digital filters and their hardware implementation.